

EPODOC / EPO

PN - SU1453408 A 19890123
 PD - 1989-01-23
 PR - SU19874181364 19870112
 OPD- 1987-01-12
 TI - APPARATUS FOR DEBUGGING A MICROPROCESSOR SYSTEM
 IN - GURCHIK MIKHAIL E (SU)
 PA - ZAP VNI TEPLOTEKHNICHESKOGO I (SU)
 IC - G06F11/00

DWPI / DERWENT

PN - SU1453408 A 19890123 DW198929 014pp
 TI - Microprocessor system debugging unit - uses logic unity signals to transfer between monitor, exchange and operational states
 PR - SU19874181364 19870112
 PA - (WTHE-R) W THERMOTEC RES
 IC - G06F11/00
 IN - GURCHIK M E
 AB - SU1453408 In the 'monitor' state, the processor works with a ROM or working store. The computer executes service functions for example, reads the sector of the disk to the working store, scans the console keyboard etc.
 - In the 'exchange' state, the flip-flop (49) is set, and the first output (15) of detector (7) receives a logic one, which via the inverter (25) inhibits the monitor resources through the delay line (34). The signal also enables the memory (18).
 - In the 'working' state, the user program is executed. In this mode, the computer-emulator system transfers from the monitor mode under a logic one on AND-gate (41) input.
 - USE/ADVANTAGE - For automated microprocessor design systems, part. for internal circuit emulators. The debugging unit has status/ detector, OR-gate and inhibit stage to simplify the design. Bul.3/23.1.89 (14pp Dwg.No.1/5)
 OPD- 1987-01-12
 AN - 1989-213189 [29]



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1453408** **A1**

(51) 4 G 06 F 11/00

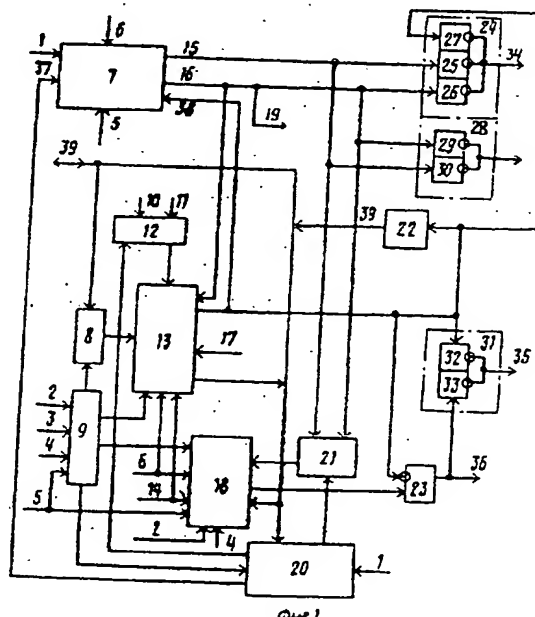
ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

ВСЕОБЩАЯ
ПАТЕНТНО-ТЕХНИЧЕСКАЯ
БИБЛИОТЕКА

- (21) 4181364/24-24
(22) 12.01.87
(46) 23.01.89. Бюл. № 3
(71) Западный филиал Всесоюзного
научно-исследовательского теплотех-
нического института им. Ф.Э. Дзержинского
(72) М.Е. Гурчик
(53) 681.3 (088.8)
(56) Патент США № 4231087,
кл. G 06 F 11/00, 1980.
Алексеев А.Г., Галицын А.А.,
Иванников А.Д. Проектирование радио-
электронной аппаратуры на микропро-
цессорах. - М.: Радио и связь, 1984,
с. 226, рис. 4.4.

- (54) УСТРОЙСТВО ДЛЯ ОТЛАДКИ МИКРОПРО-
ЦЕССОРНОЙ СИСТЕМЫ
(57) Изобретение относится к технике
автоматизации разработки микропро-
цессорных систем и предназначено для ис-
пользования во внутрисхемных эмулято-
рах. Целью изобретения является упро-
щение устройства и связанного с ним
эмулятора. Устройство содержит дешиф-
ратор обращений 9, регистры 8 и 20,
мультиплексор 12, блок 13 сравнения
кодов, элементы ЗАПРЕТ 23 и ИЛИ 21,
блок 18 регистровой памяти, формиро-
ватель 22 кода рестарта, три группы
элементов НЕ и блок 7 определения
состояний. 1 з.п. ф-лы, 5 ил.



(19) **SU** (11) **1453408** **A1**